

**Примеры построения
фоторегистраторов для наружного
наблюдения на базе процессора
BlackFin**

В.Н. Новак

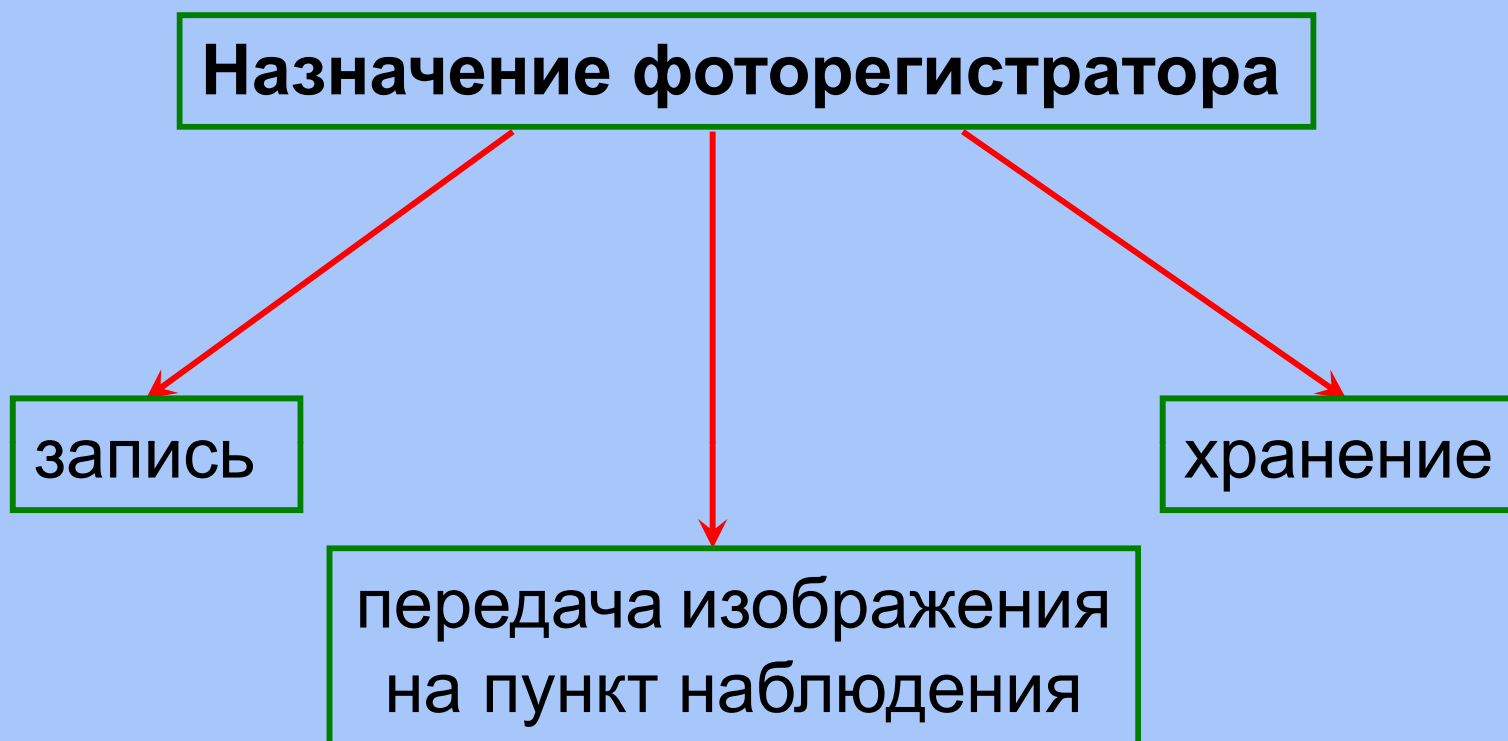
Инженер, ОАО «Пеленг», Минск, Республика Беларусь

Novak_Volodya@inbox.ru

Оглавление

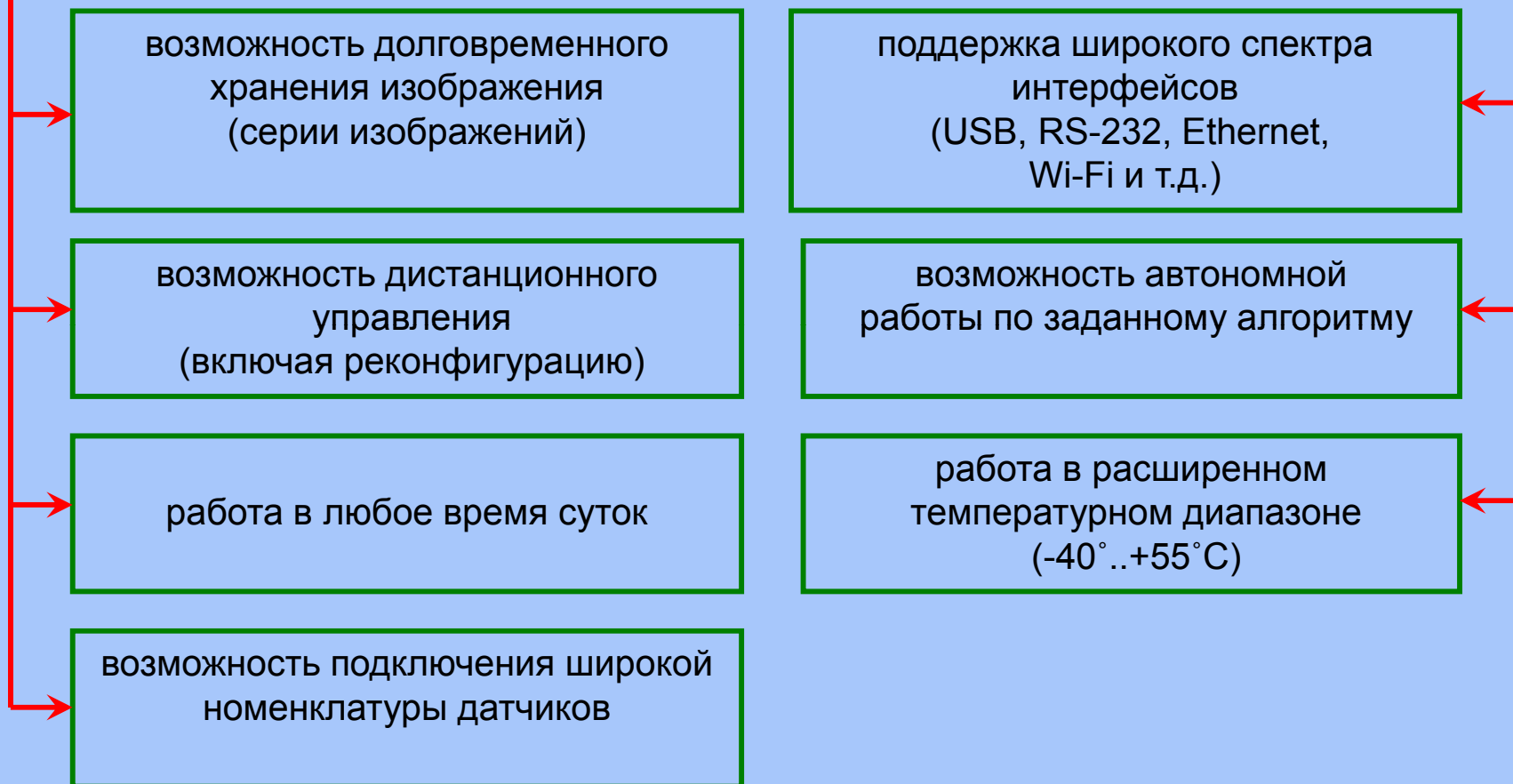
1. Назначение и предъявляемые требования
2. Постановка задачи
3. Разработка концепции системы
4. Разработка и отладка программного обеспечения
5. Возникающие в процессе разработки проблемы

1. Назначение и предъявляемые требования



Основной задачей фоторегистратора является фиксация изображения на объекте наблюдения.

Требования, предъявляемые к фоторегистраторам для наружного наблюдения

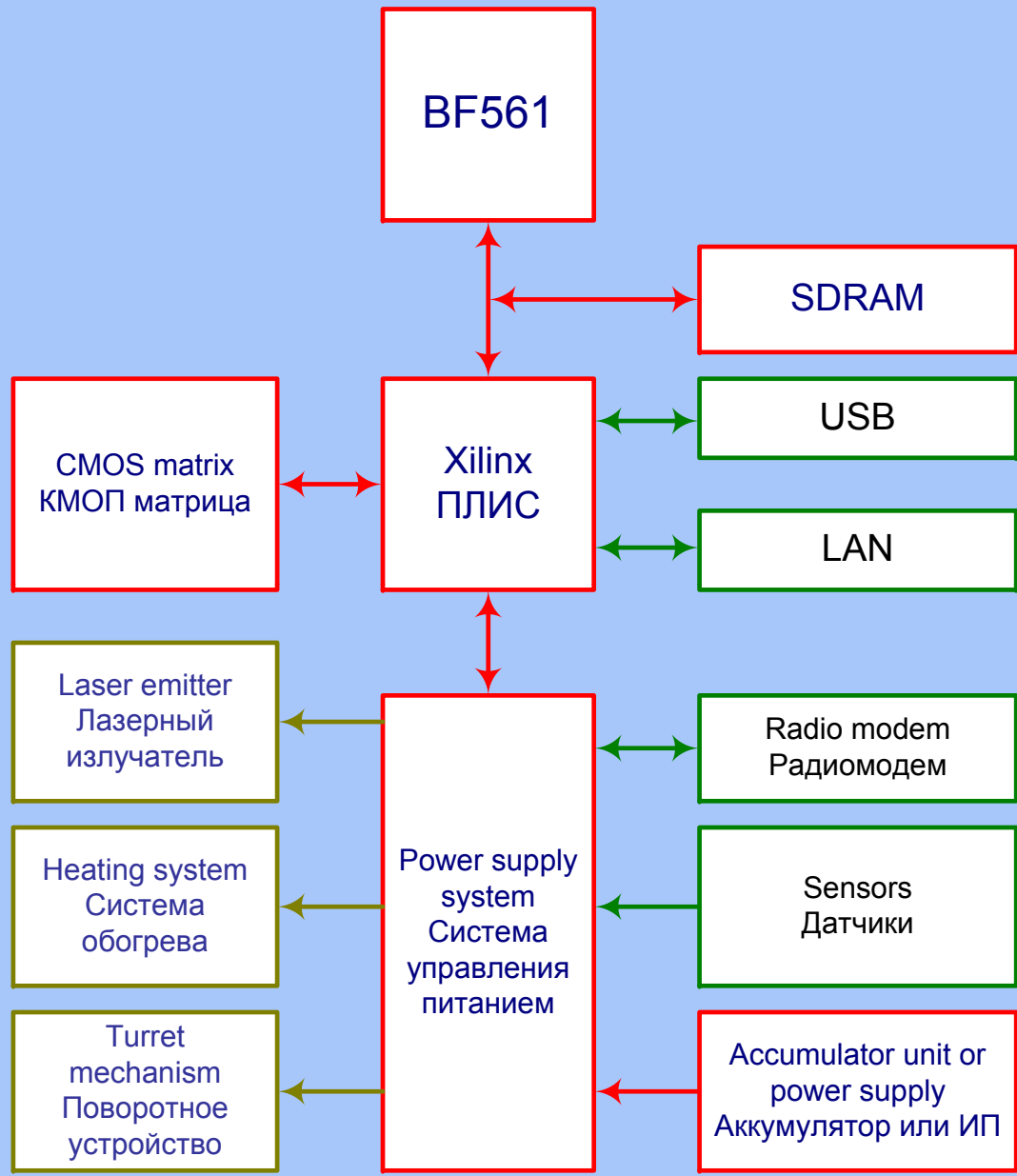


2. Постановка задачи

Фоторегистратор	
Ближней зоны	Дальней зоны
Фиксированный сектор обзора	Панорамный или изменяемый сектор обзора
Автономное питание	Работа от электросети
Сеансовый режим работы	Непрерывный режим работы
Для связи с КП используется радиомодем	Работа через интерфейсы USB или LAN
	Управление поворотными устройствами
Приём сигналов с датчиков	
Обогрев стекла	
Управление лазерными излучателями	

3. Разработка концепции системы

- ✦ С учётом очень сжатых сроков разработки, в качестве основы системы были использованы аппаратные решения, предлагаемые фирмой Analog Devices.
- ✦ Для обработки видеоинформации, работы с КПОМ матрицей (MT9V022I77ATM ES (Monochrome)), поддержки различных интерфейсов был выбран микропроцессор ADSP BF561.
- ✦ Для реализации USB интерфейса использована микросхема NET2272, для реализации Ethernet была использована LAN91C111.
- ✦ При разработке системы ставилась задача программно-аппаратной совместимости с Demo board'ами.
- ✦ Для управления питанием, реализации работы в режиме малого энергопотребления, управления внешними устройствами, приёма сигналов с датчиков был использован микроконтроллер AT90MEGA128L.



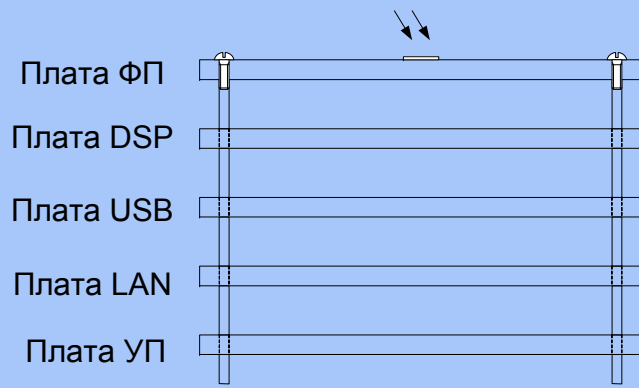
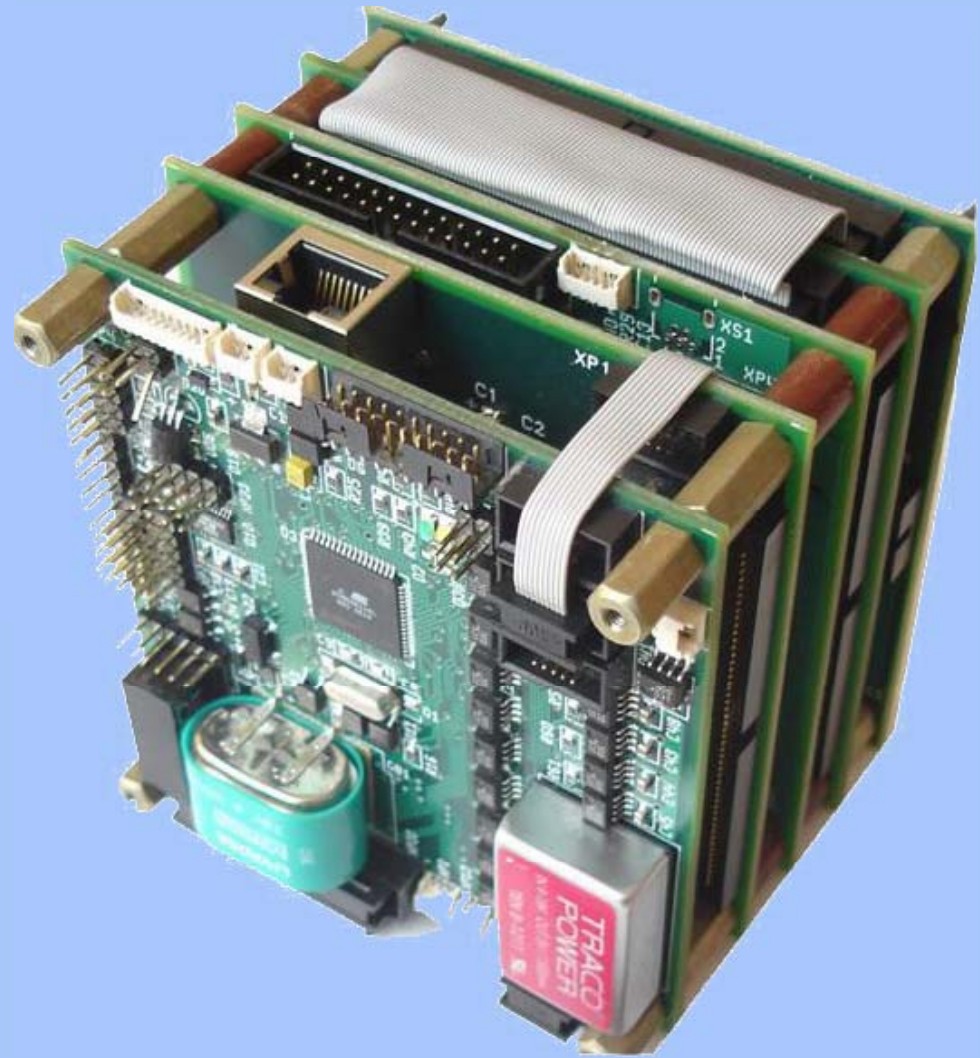
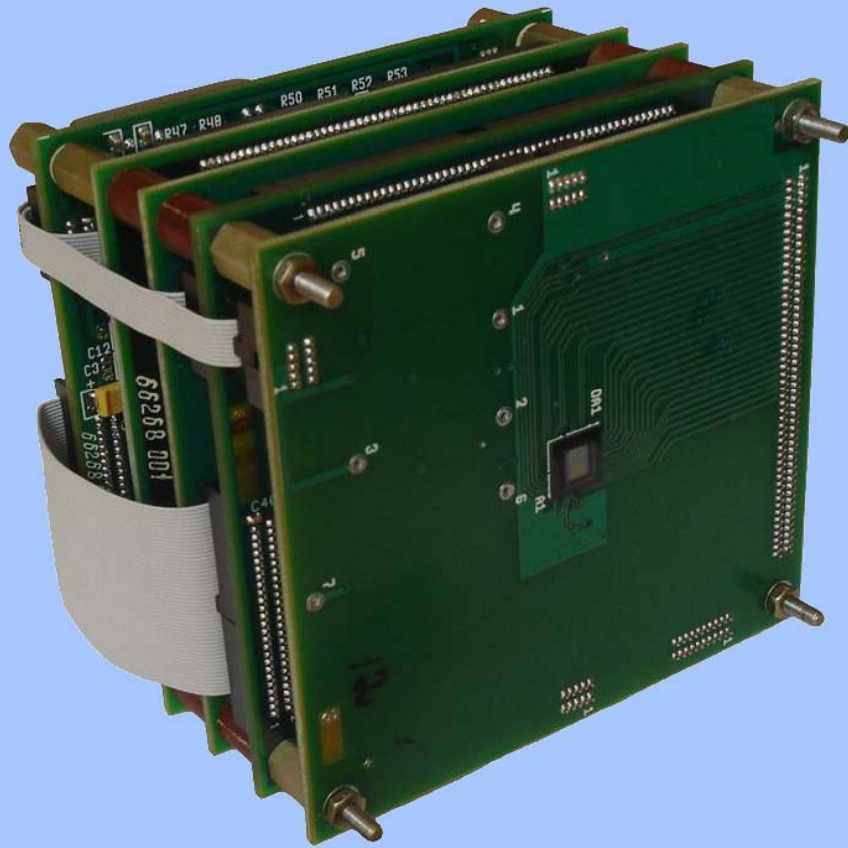
Структурная схема системы

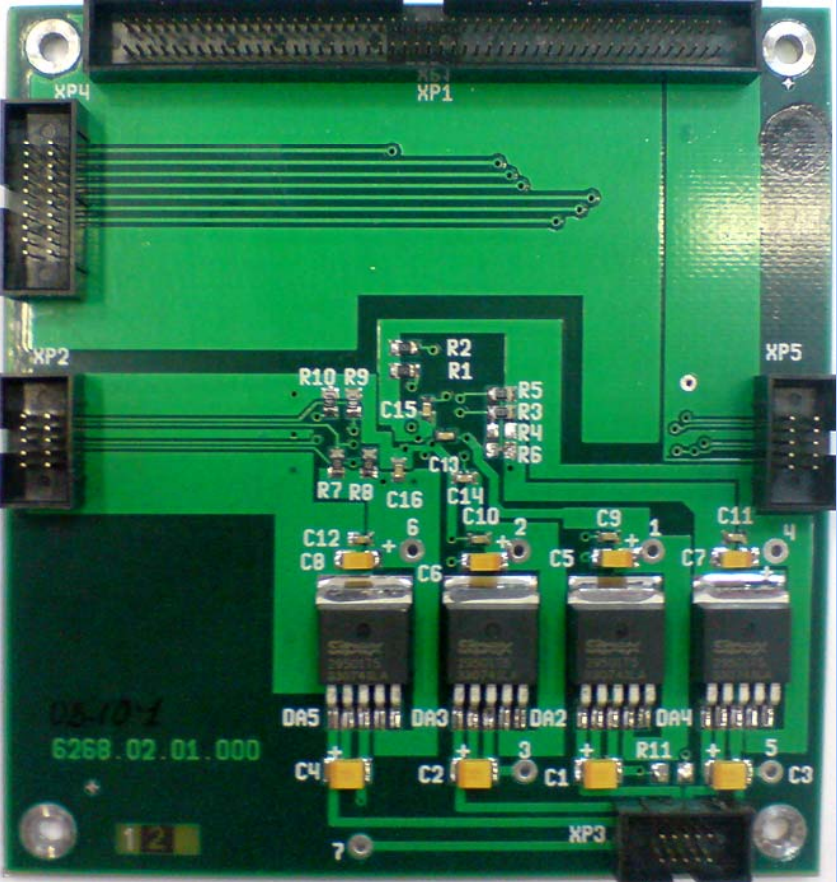
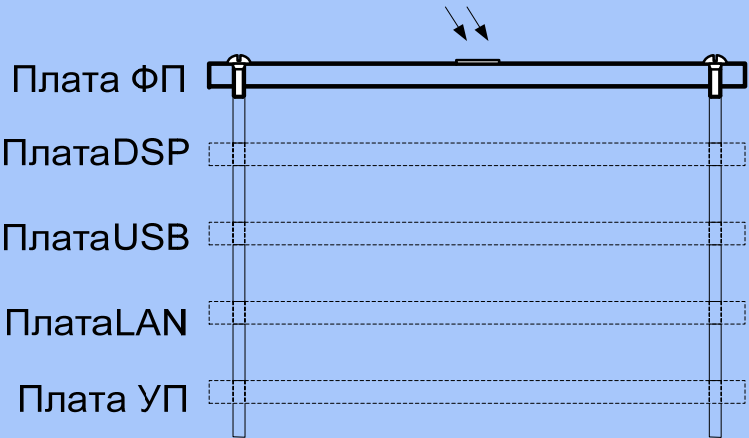
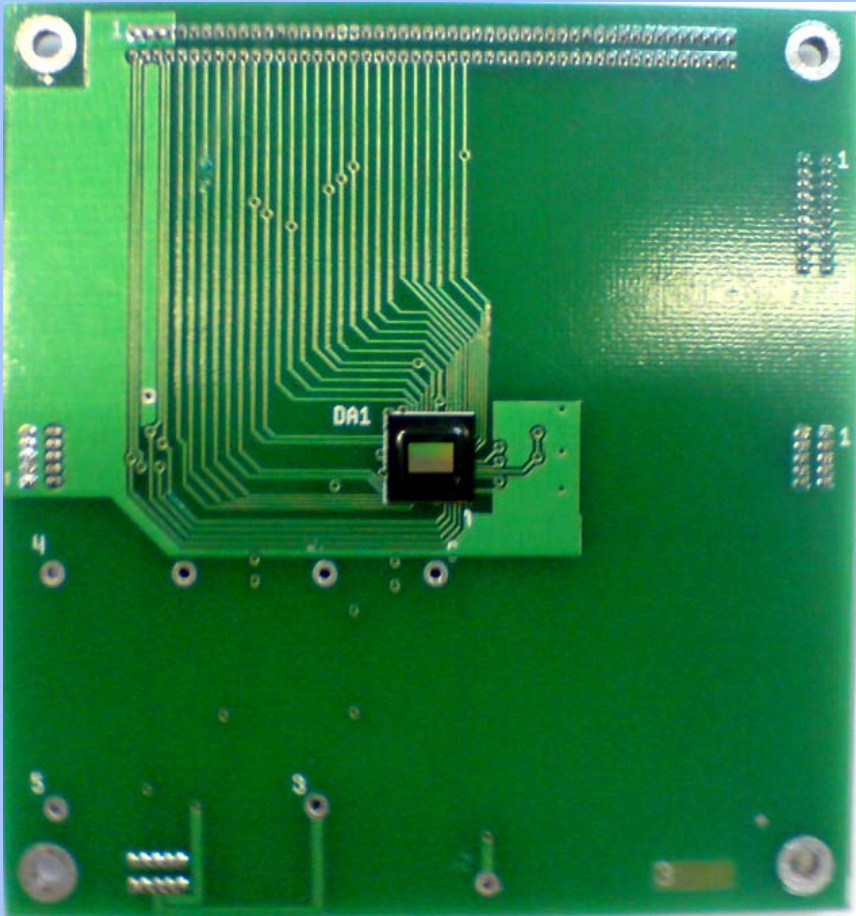


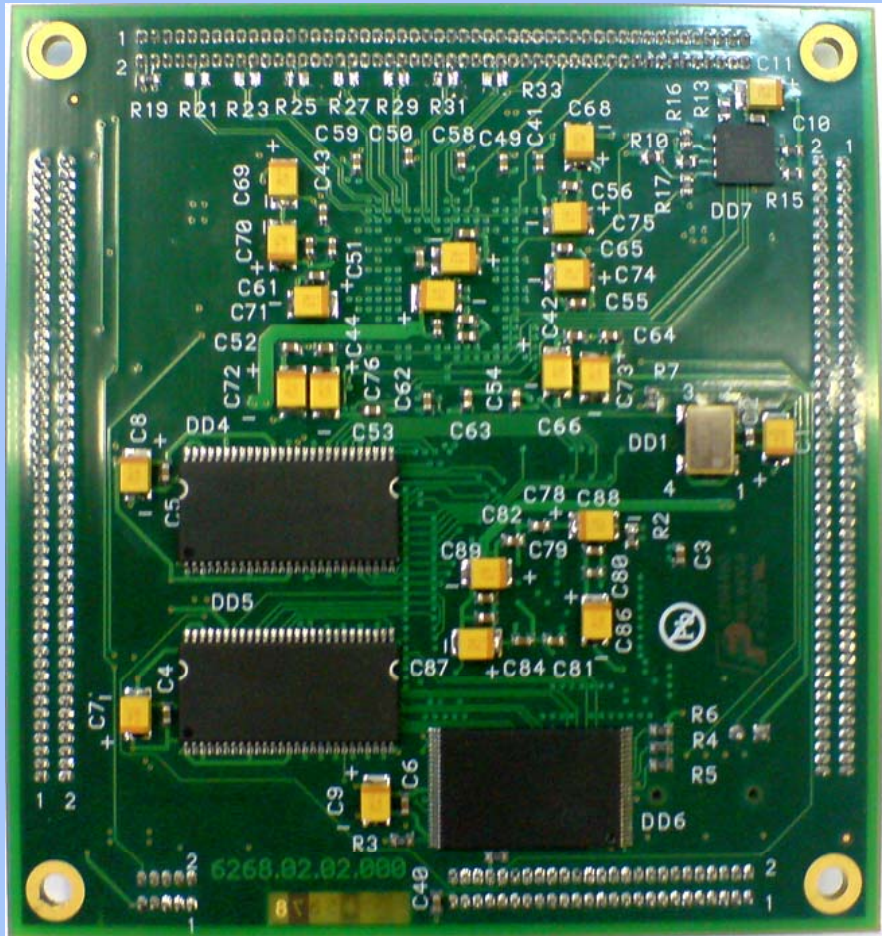
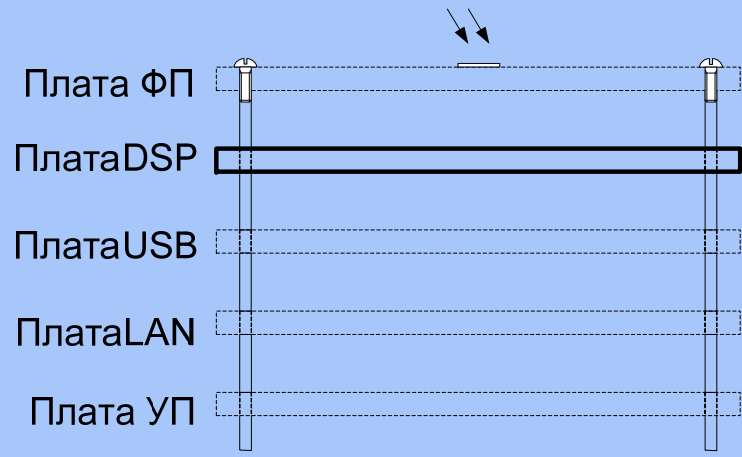
ФРБ

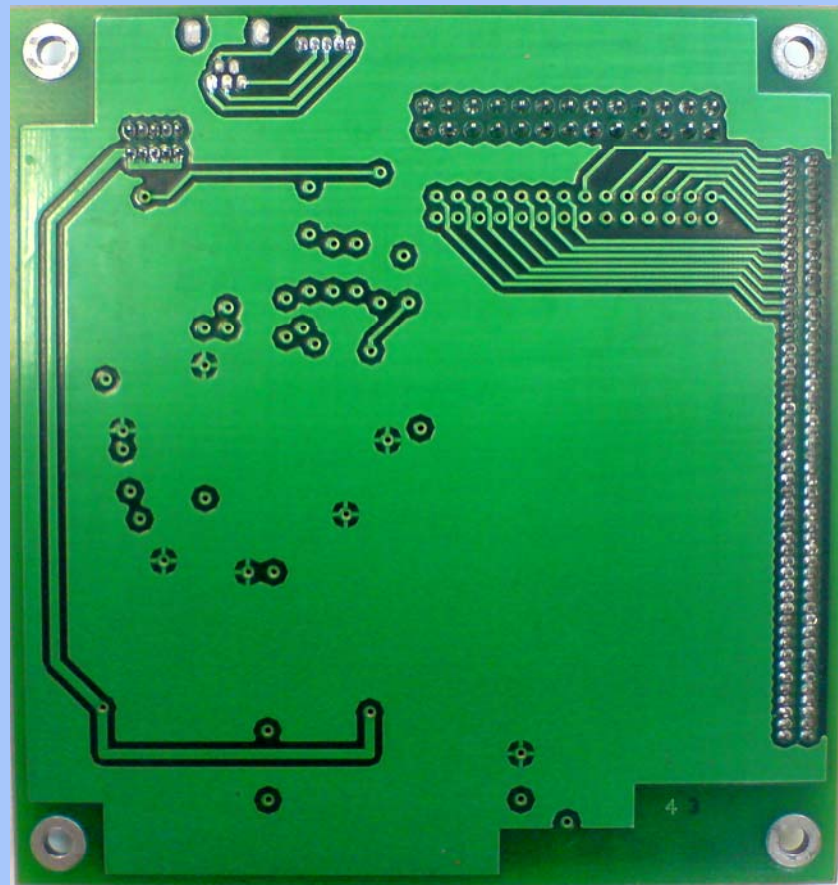
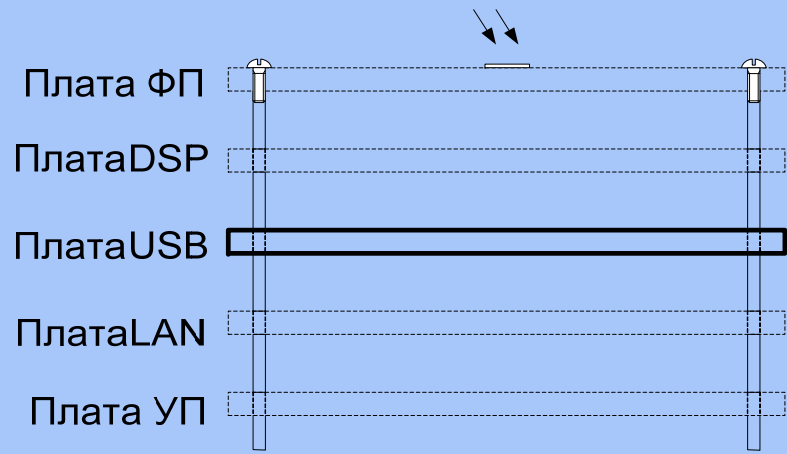
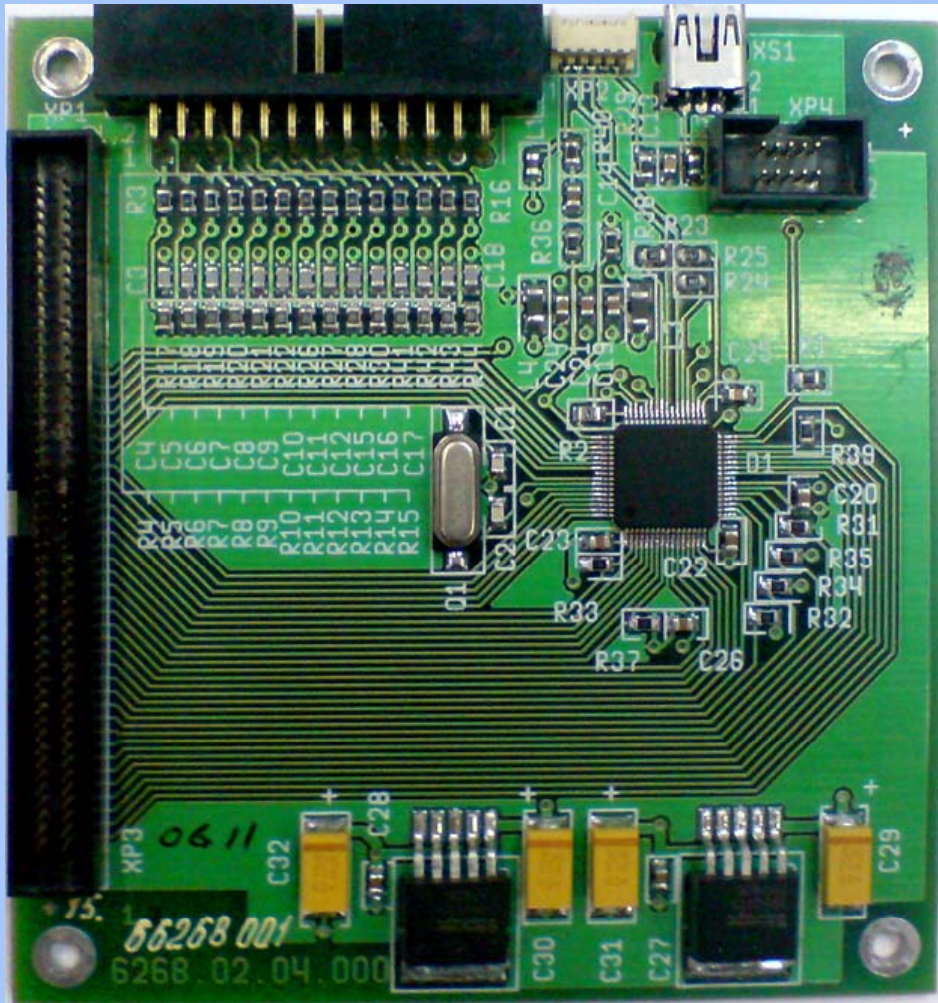


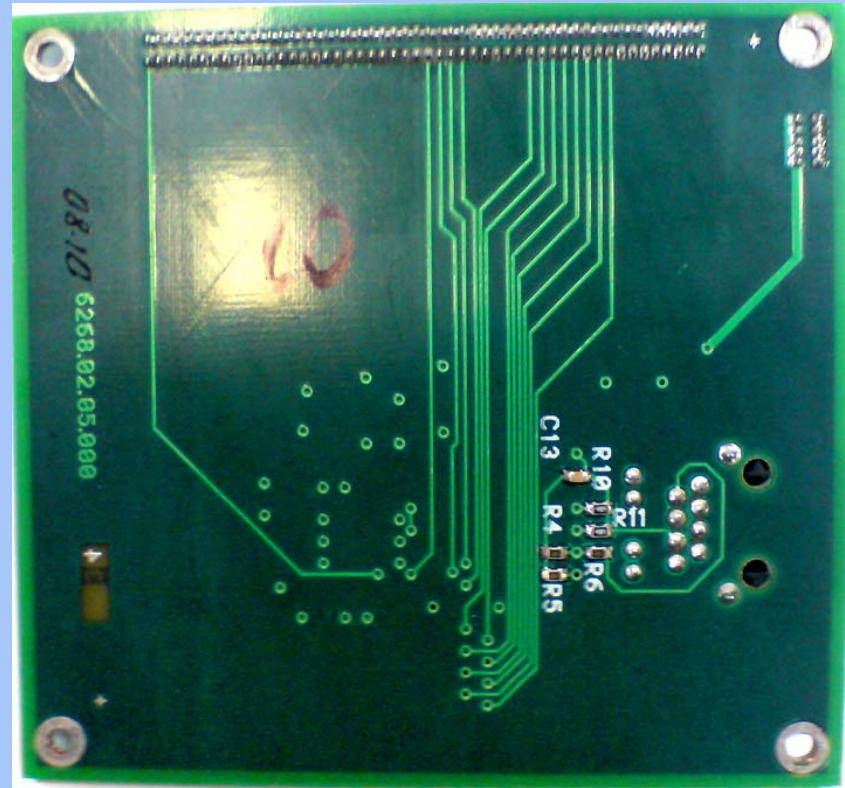
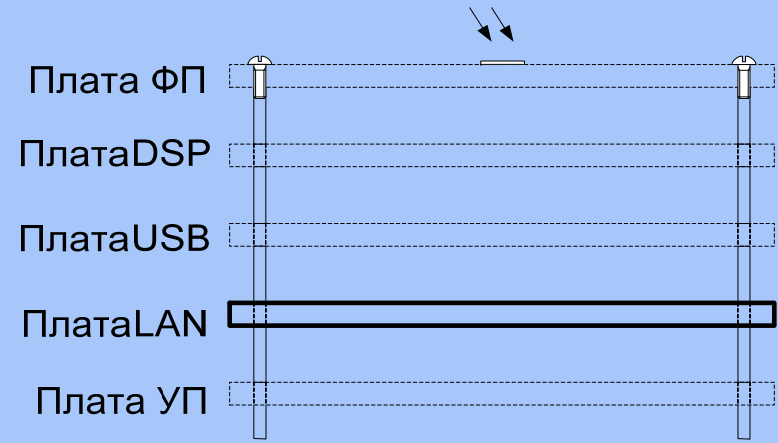
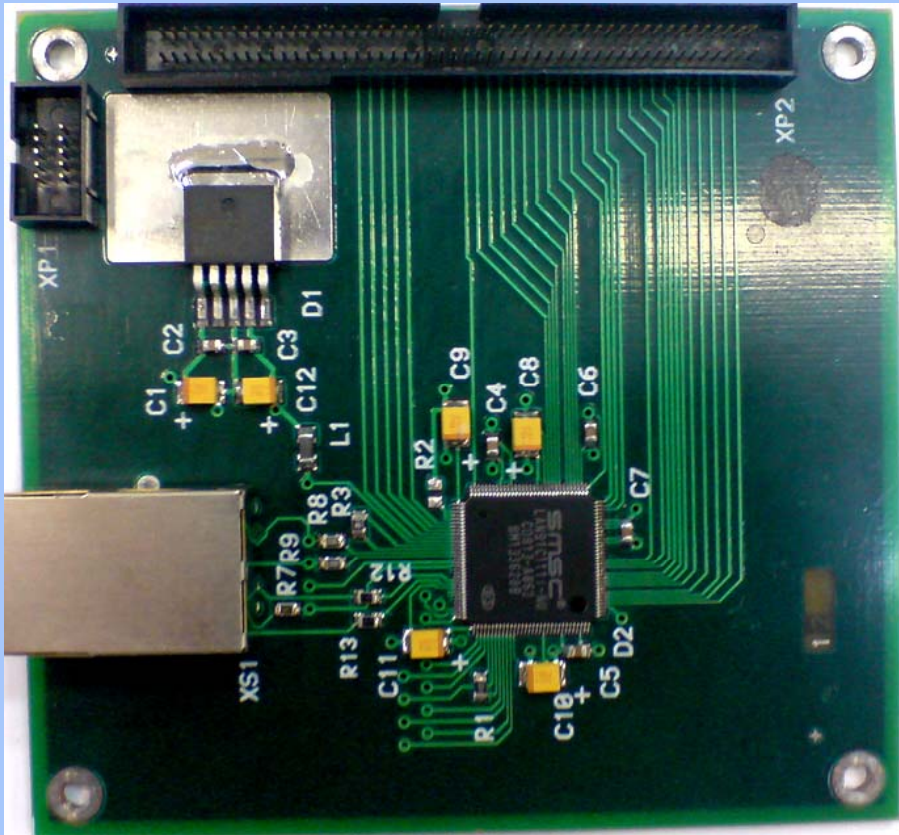
ФРД

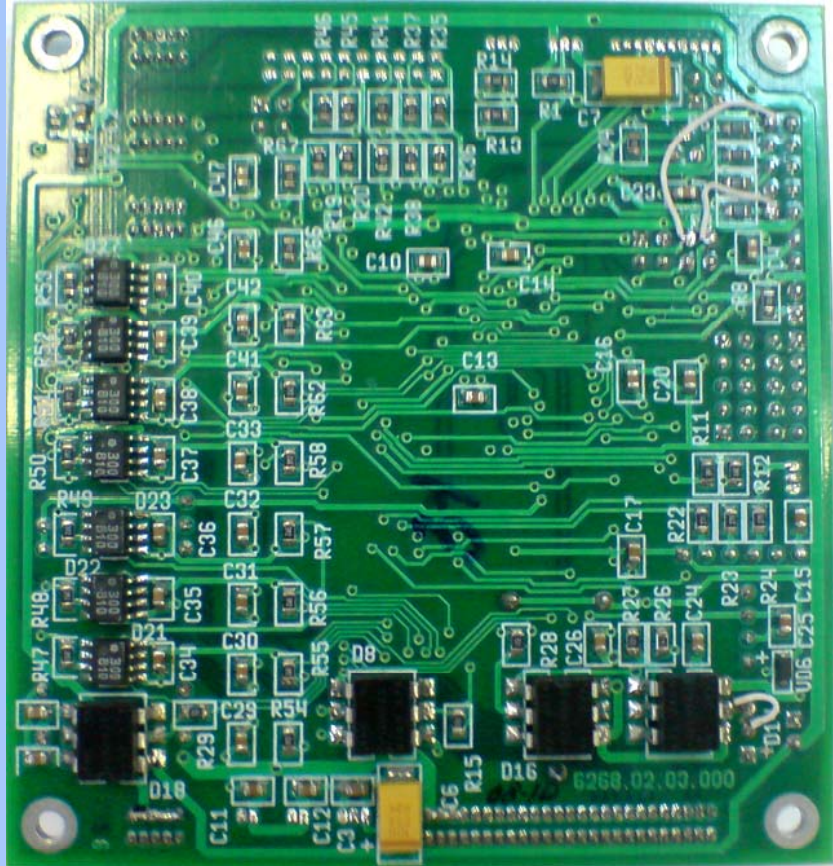
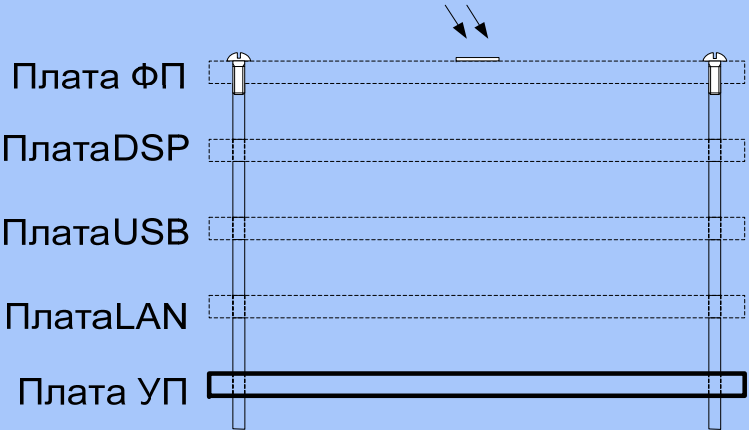
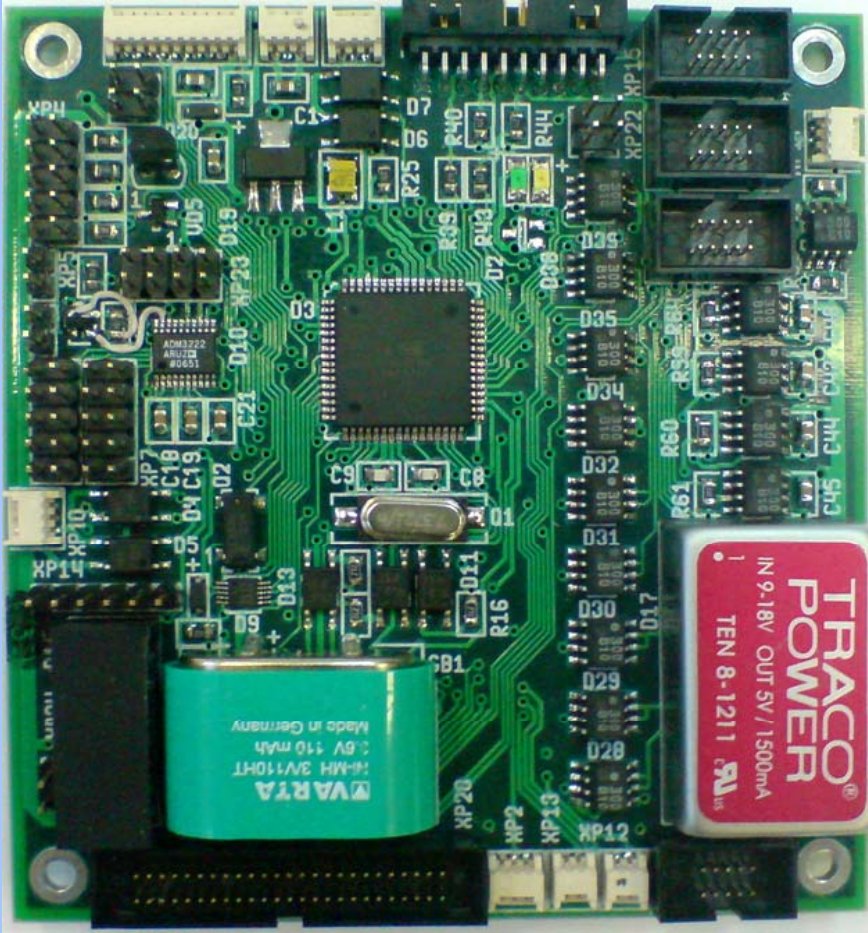












4. Разработка и отладка программного обеспечения

Для разработки программного обеспечения использовался VisualDSP++ 4.5.

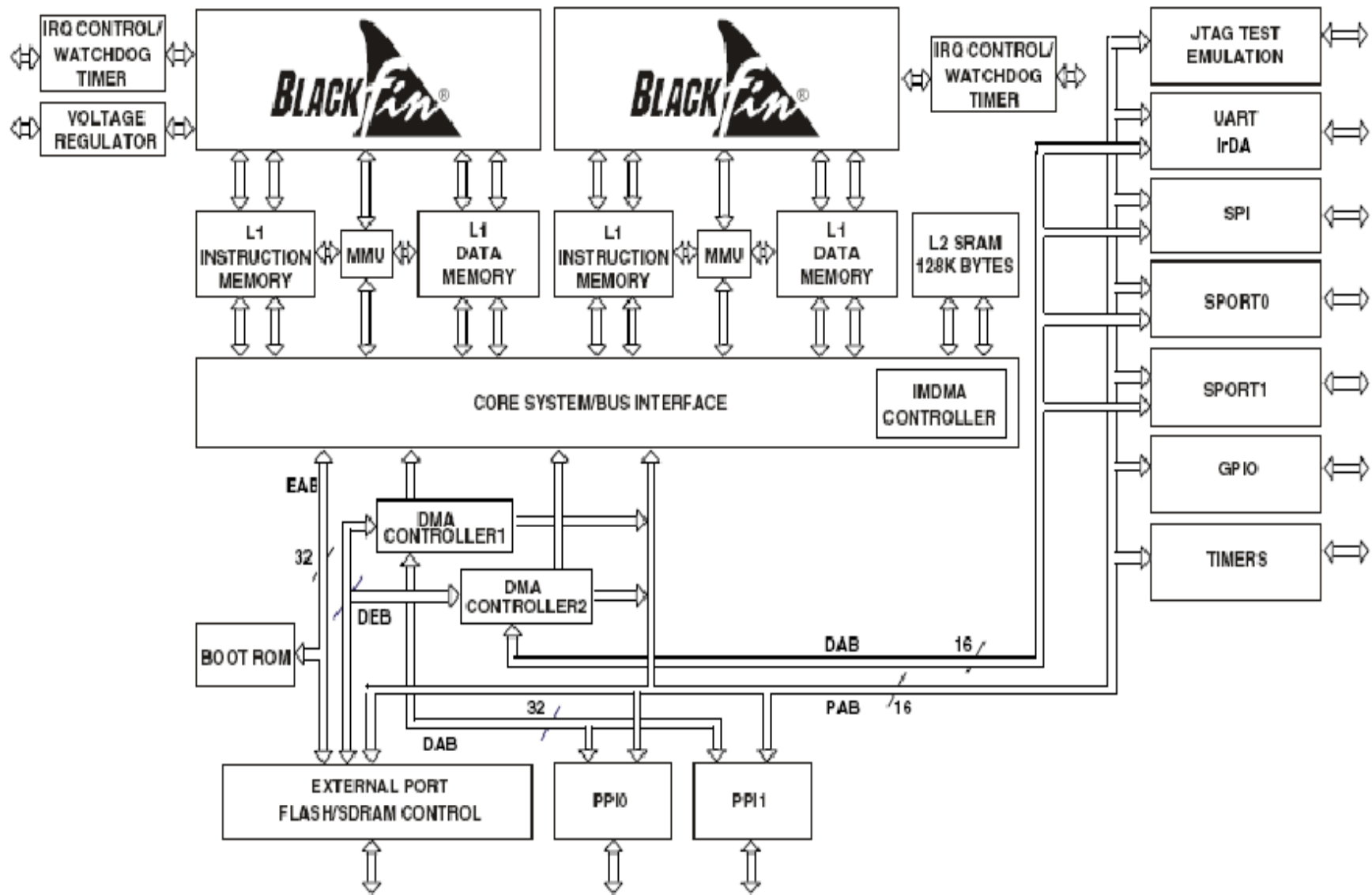
Для отработки технологического программного обеспечения, во время изготовления аппаратной части, были использованы:

- ◆ Отладочный комплект ADDS-BF561-MMSKIT
- ◆ Плата расширения FPGA EZ-Extender
- ◆ Плата с КПОМ матрицей MT9V022I77A и объективом
- ◆ Внутрисхемный эмулятор-отладчик ADDS-HPUSB-ICE
- ◆ Универсальный кабель для программирования ПЛИС PLATFORM CABLE USB

5. Возникающие в процессе разработки проблемы

В процессе отработки технологического программного обеспечения на Demo board'ах, возникли следующие проблемы:

1. Сбои микропроцессора при работе по JTAG-интерфейсу при использовании штатного источника питания из состава отладочного комплекта ADDS-BF561-MMSKIT. Для устранения сбоев использовался лабораторный источник питания. Если не использовать платы расширения, для устранения сбоев можно понизить тактовую частоту ядра процессора в 2 или 4 раза.
2. При использовании исходных кодов для работы с USB интерфейсом (NET2272), аргумент `bWaitForCompletion` (wait for data from the host), функции `usb_Read` должен быть всегда TRUE, в исходных кодах False.
3. В 3 ревизии BF561, не удалось включить cache программ и данных. Как следствие в проектах для работы с Ethernet интерфейсом не стабильно работал TCP/IP стек, пропускная способность не превышала ~700 кБ/с. Для устранения сбоев были использованы UDP пакеты с собственной системой квитирования. В процессорах 5 ревизии проблема не наблюдалась.



Спасибо за внимание!